

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**



(19)

(11) Publication number: **05335183 A**

Generated Document.

**PATENT ABSTRACTS OF JAPAN**(21) Application number: **04135475**(51) Intl. Cl.: **H01G 4/40 H01F 17/00 H05K 3/46**(22) Application date: **28.05.92**

(30) Priority:

(43) Date of application  
publication: **17.12.93**(84) Designated contracting  
states:(71) Applicant: **MURATA MFG CO LTD**(72) Inventor: **NISHIDE MITSUYOSHI  
TANI KOJI**

(74) Representative:

**(54) ELECTRONIC  
COMPONENT PROVIDED  
WITH MULTILAYER  
BOARD AND  
MANUFACTURE THEREOF**

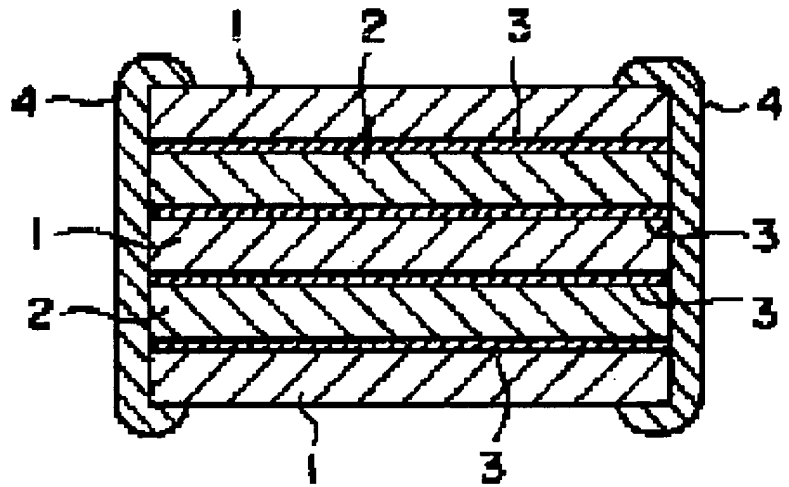
(57) Abstract:

PURPOSE: To provide a method of manufacturing an electronic component provided with a multilayer board which is stable quality and free from warpage and cracks.

CONSTITUTION: Boards 1 and 2 of different kinds, which are provided with passive elements inside and different from each other in electrical properties (e.g. dielectric constant), are previously burned. Then, the boards 1 and 2 are pasted together interposing adhesive agent 3 whose main component is glass between them, outer electrode (conductive paste) 4 is applied onto both the side faces of the boards 1 and 2, and the adhesive agent 3 and the outer electrodes 4 are burned at the same

time.

COPYRIGHT: (C)1993,JPO&Japio



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-335183

(43)公開日 平成5年(1993)12月17日

(51)Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 G 4/40		9174-5E		
H 0 1 F 17/00	D	7129-5E		
H 0 5 K 3/46	L	6921-4E		

審査請求 未請求 請求項の数 5 (全 4 頁)

(21)出願番号 特願平4-135475

(22)出願日 平成4年(1992)5月28日

(71)出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72)発明者 西出 充良

京都府長岡京市天神二丁目26番10号 株式

会社村田製作所内

(72)発明者 谷 広次

京都府長岡京市天神二丁目26番10号 株式

会社村田製作所内

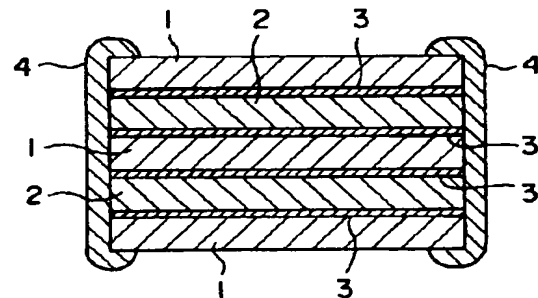
(74)代理人 弁理士 森下 武一

(54)【発明の名称】 多層基板を備えた電子部品及びその製造方法

(57)【要約】

【目的】 基板にそりやクラック等が発生することのない安定した多層基板を備えた電子部品及びその製造方法を提供すること。

【構成】 内部に受動素子を有し、異なる電気的特性を有する(例えば誘電率の異なる)2種類の基板1、2を予め焼成する。次に、ガラスを主成分とする接着剤3を介在させて各基板1、2を貼り合わせ、この基板1、2の両端面に外部電極(導電性ペースト)4を塗布し、接着剤3と外部電極4とを同時に焼成する。



## 【特許請求の範囲】

【請求項1】 内部に受動素子を有し、異なる電気的特性を有する少なくとも2種類の予め焼成された基板と、前記各基板の間に介在されたガラスを主成分とする接着剤層と、前記接着剤層で貼り合わされた基板の表面に形成され、前記受動素子と電気的に接続された外部電極と、を備えたことを特徴とする電子部品。

【請求項2】 前記接着剤層が、 $PbO-ZnO-B_2O_3$ 系又は $ZnO-SiO_2-B_2O_3$ 系の非晶質ガラスを含むことを特徴とする請求項1記載の電子部品。

【請求項3】 内部に受動素子を有し、異なる電気的特性を有する少なくとも2種類の基板を焼成する工程と、前記複数の基板をガラスを主成分とする接着剤を介して貼り合わせる工程と、前記基板の表面に外部電極を前記受動素子と電気的に接続するように形成する工程と、を備えたことを特徴とする電子部品の製造方法。

【請求項4】 前記外部電極形成工程が、前記接着剤を介して貼り合わされた基板の表面に導電性ペーストを塗布して焼成することを特徴とする請求項3記載の電子部品の製造方法。

【請求項5】 前記外部電極形成工程が、前記基板を焼成する際に各基板の端面に導電性ペーストを塗布して基板と同時に焼成する工程と、複数の基板を前記接着剤を介して貼り合わせた後に各端面に設けた外部電極間を導電性材料で電気的に接続する工程とからなることを特徴とする請求項3記載の電子部品の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、電子部品及びその製造方法、詳しくは、コイル、コンデンサ、抵抗等の受動素子を内部に有し、異なる電気的特性を有する少なくとも2種類の基板を積層した電子部品及びその製造方法に関する。

## 【0002】

【従来の技術】例えば、内部にコンデンサを有する高誘電率基板と、内部にコイルを有する低誘電率（絶縁性）基板とを積層して表面実装タイプのチップ電子部品が提供されている。このように電気的特性の異なる複数の基板を積層してワンチップ化するには、従来、（1）それぞれの電気的特性を有するセラミックのグリーンシート上に受動素子を印刷等の手法で設け、これらのグリーンシートを積層、圧着して一体化する、（2）先に積層されたグリーンシート（内部にコンデンサを有する）上に、絶縁層と導体層（例えばコイルパターン）を交互に印刷して多層化し、これらを同時に焼成する、といった方法が採用されていた。

【0003】しかし、電気的特性の異なる複数のグリーンシートを同時に焼成すると、焼成された基板にそりや

クラックが発生したり、未焼成部分が残る等の問題点が発生していた。これは、各材料ごとに固有の焼成温度特性、収縮特性を有し、固有の焼成雰囲気が必要とするためであり、これらの条件が適合しなければ、同時焼成には前述の問題点が発生する。

【0004】また、グリーンシートに適当な添加材を混入したり、異なるグリーンシートの間に互いの材料を混合した中間層を介在し、焼成傾向を傾斜させる等の方策も採用されているが、各基板の特性が劣化する原因となっている。

## 【0005】

【発明の目的、構成、作用、効果】そこで、本発明の目的は、異なる電気的特性を有する少なくとも2種類の基板を、そりやクラック等の不具合を発生することなく多層化した電子部品及びその製造方法を提供することにある。以上の目的を達成するため、本発明に係る電子部品は、内部に受動素子を有し、異なる電気的特性を有する少なくとも2種類の予め焼成された基板と、各基板の間に介在されたガラスを主成分とする接着剤と、この接着剤で貼り合わせた基板の表面に形成され、前記受動素子と電気的に接続された外部電極とを備えている。

【0006】製造方法としては、まず、それぞれの基板を焼成して製作する。例えば、低誘電率セラミック材料からなるグリーンシートとコイル導電層とを積層した第1の基板、及び高誘電率セラミック材料からなるグリーンシートと容量電極とを積層した第2の基板をそれぞれ個別に焼成する。次に、これらの基板をガラスを主成分とする接着剤を介して貼り合わせ、乾燥させる。一方、外部電極は、このように貼り合わせられた基板の表面に導電性ペーストを塗布して焼成するか、個別に基板を焼成する際に各基板の端面に導電性ペーストを塗布して基板と同時に焼成し、複数の基板を前記接着剤を介して貼り合わせた後に、各端面に設けられた外部電極間を導電性材料で電気的に接続することによって形成される。

【0007】本発明によれば、異なる電気的特性を有する基板はそれぞれの基板の特性に適合した条件で予め焼成される。従って、従来の如く同時焼成に起因する基板のそりやクラック、未焼成部分の発生といった不具合を生じることはない。しかも、コンデンサブロック、コイルブロック、抵抗体ブロック等のそれぞれの受動素子ブロックを安定した状態で用意でき、各ブロックごとの特性変更、不良品選別が容易であり、しかもワンチップ内での回路設計及びその変更が比較的容易である。

【0008】ところで、接着剤に含まれるガラスは各基板の表面と適度に拡散反応を生じ、各基板を接着する。ガラス材料としては、 $PbO-ZnO-B_2O_3$ 系又は $ZnO-SiO_2-B_2O_3$ 系の非晶質ガラスを用いることが、ガラス材料の基板表面との拡散接合性及び低温（400～1000℃）で硬化して基板に悪影響を与えない点で好ましい。

【0009】

【実施例】以下、本発明に係る電子部品及びその製造方法について添付図面を参照して説明する。図1は本発明に係る多層基板を備えた電子部品の一実施例を有し、コイルとコンデンサとの複合部品であり、1は第1の基板、2は第2の基板、3は接着剤層、4は外部電極である。

【0010】第1の基板1は $\text{BaO-SiO}_2\text{-Al}_2\text{O}_3$ 系の低温焼結セラミック材料（比誘電率 $\epsilon=4\sim 20$ ）からなり、第2の基板2は $\text{BaO-TiO}_2$ 系の低温焼結セラミック材料（比誘電率 $\epsilon=1000\sim 2000$ ）からなる。低誘電率の基板1はグリーンシートの状態でその表面に導電性ペーストでコイルパターンを形成し、該グリーンシートを積層して焼成する。高誘電率の基板2もグリーンシートの状態でその表面に導電性ペーストで容量電極パターンを形成し、該グリーンシートを積層して焼結する。これにて、コイルブロックとして機能する基板1と、コンデンサブロックとして機能する基板2とが個別に製作されることとなる。

【0011】接着剤層3はガラスを主成分とするもので、スクリーン印刷又はシート状にて各基板1、2間に供給される。印刷によって供給する場合は、ガラス材料に有機ビヒクルとして脱バインダしやすいアクリル系ワニス $10\sim 80\text{wt}\%$ 添加し、攪拌、混練によってペースト化し、基板1、2上に印刷する。シート状にて供給する場合は、ガラス材料、アクリル系バインダ、分散剤、可塑性をトルエン等の溶剤でスラリー化し、これをドクターブレードを用いてシート化する。このシートを適当な大きさにカットし、基板1、2間に溶剤で仮止めする。

【0012】ガラス材料としては、 $\text{PbO-ZnO-B}_2\text{O}_3$ 系又は $\text{ZnO-SiO}_2\text{-B}_2\text{O}_3$ 系等基板1、2の表面と適度に拡散反応を生じ、かつ、基板1、2に悪影響を与えることのないように低温（ $400\sim 1000^\circ\text{C}$ ）で焼成（硬化）できる材料が用いられる。特に、 $\text{BaO-SiO}_2\text{-Al}_2\text{O}_3$ 系の基板1及び $\text{BaO-TiO}_2$ 系の基板2の接着に関しては、 $\text{ZnO-SiO}_2\text{-B}_2\text{O}_3$ 系の非晶質ガラスを用いることが好ましく、ガラス材料は基板1、2の表面 $10\mu\text{m}$ 程度までに拡散し、基板1、2を接着する。一方、基板1、2はガラス拡散の影響を受けないようにそれぞれ個別（グリーンシート）の厚さが少なくとも $40\mu\text{m}$ あればよい。

【0013】外部電極4は接着剤3を介して貼り合わされた基板1、2の両端面に導電性ペーストを塗布し、焼成したものである。焼成温度は導電性ペーストの成分によって異なるが、一般に $600\sim 1000^\circ\text{C}$ である。ここでの焼成は接着剤3及び外部電極4を同時に行う。外部電極4の材料としては、 $\text{Au}$ 、 $\text{Ag}$ 、 $\text{Cu}$ 、 $\text{Ag-Pd}$ 、 $\text{Ag-Pt}$ 等種々のものを使用できる。もっとも、

接着剤3と同時に焼成でき、かつ、基板1、2に拡散することなく、内部の受動素子と合金化することなく、受動素子と電気的に接続できる材料を選択する必要がある。特に、 $\text{BaO-SiO}_2\text{-Al}_2\text{O}_3$ 系の基板1及び $\text{BaO-TiO}_2$ 系の基板2を用いた本実施例にあっては、外部電極4としては電気特性が良好な $\text{Cu}$ を用い、還元雰囲気中 $700\sim 900^\circ\text{C}$ で前記接着剤3と同時に焼成した。

【0014】図2は以上の製造工程をチャート化したものである。図3は他の製造工程、特に外部電極4の形成工程の他の例を示す。この製造工程では、前記基板1、2の作製時に、グリーンシート上に受動素子パターンを印刷して積層した後、積層体の両端面に導電性ペーストを塗布し、グリーンシートと導電性ペースト（外部電極4）を同時に焼成する。次に、前記接着剤3を基板1、2間に供給し、貼り合わせ、乾燥の後、接着剤3を焼成する。次に、半田あるいは導電性樹脂等の導電性材料を予め各基板1、2の両端面に形成した外部電極4に塗布し、各端面での外部電極4間の導通を図る。

【0015】以上の如く製造された多層基板を備えた電子部品にあっては、基板1、2自体は個別に焼成されるため、電気的特性の異なる基板1、2ごとに最適な条件で焼成され、基板1、2にそりやクラック、未焼成部分の発生といった不具合を生じることなく、製品の歩留まりが大きく向上する。また、種々のスペックでコンデンサブロック、コイルブロックあるいは抵抗体ブロックを予め用意しておくことにより、電子部品としての特性変更に対応でき、かつ不良品の選別も各受動素子ブロックの段階で行うことができる。しかも、各受動素子ブロックを任意に組み合わせることが可能となり、回路設計及びその変更が容易である。

【0016】なお、本発明に係る電子部品及びその製造方法は前記実施例に限定するものではなく、その要旨の範囲内で種々に変更することができる。特に、基板1、2の材料は内部に設けられる受動素子との関連で種々のものを用いることができる。また、本発明はLC共振器、高周波フィルタ、DCコンバータ等の電子部品に幅広く適用できる。

【図面の簡単な説明】

【図1】本発明に係る電子部品の一実施例を示す断面図。

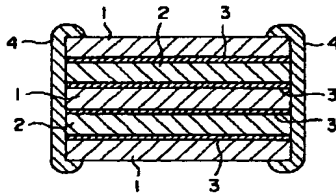
【図2】本発明に係る製造方法の一実施例を示すチャート図。

【図3】本発明に係る製造方法の他の実施例を示すチャート図。

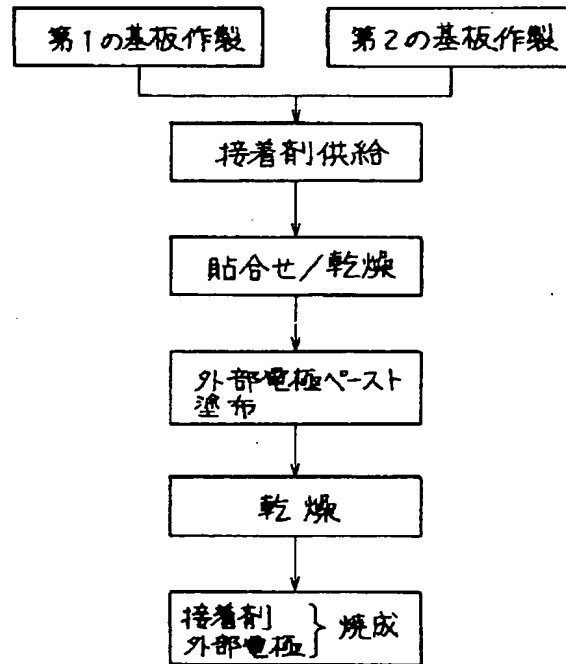
【符号の説明】

- 1、2…基板
- 3…接着剤層
- 4…外部電極

【図1】



【図2】



【図3】

